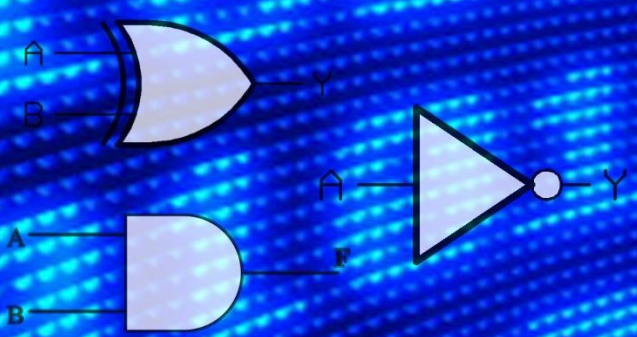




REGISTER



JOB SHEET

LAB TEKNIK
DIGITAL

REGISTER

A. Tujuan Kegiatan Praktikum 1-4 :

Setelah mempraktekkan Topik ini, anda diharapkan dapat :

1. Mengetahui fungsi dan prinsip kerja register.
2. Menerapkan register SISO, PISO, SIPO dan PIPO dalam rangkaian elektronika digital.
3. Mengetahui operasi dan aplikasi *ring shift counter* dan *Johnson shift counter*.
4. Mengetahui konsep *three-state* (logika 3-keadaan) pada komponen elektronika digital.

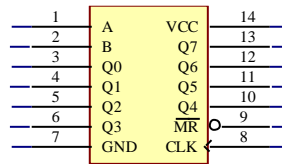
B. Dasar Teori Kegiatan Praktikum 1-4

Register merupakan komponen elektronika digital yang berfungsi untuk menyimpan secara sementara sekumpulan bit. Bit data yang dioperasikan dalam sistem digital kadang-kadang perlu disimpan, dipindahkan, atau digeser ke kiri atau ke kanan satu posisi atau lebih. Register geser dapat menangani perpindahan bit data paralel dan serial, serta dapat digunakan untuk mengonversi dari paralel ke serial dan serial ke paralel.

Ada 4 macam register geser, yaitu:

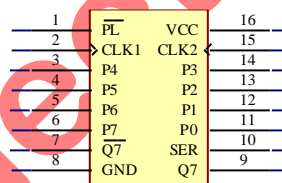
1. *Serial-In, Serial-Out* (SISO)
2. *Serial-In, Parallel-Out* (SIPO)
3. *Parallel-In, Serial-Out* (PISO)
4. *Parallel-In Parallel-Out* (PIPO)

IC 74LS164 merupakan register geser 8-bit *serial-in, parallel out*. IC ini mempunyai 2 masukan seri yaitu A dan B yang secara sinkron dibaca oleh *clock* yang dipicu pada tepi positif (CLK). Selain itu ada kaki Master-Reset (\overline{MR}) yang me-*reset* kedelapan flip-flop ketika diberi logika LOW. Setiap pulsa *clock* tepi positif akan menggeser bit data 1 posisi ke kanan sehingga bit data pertama yang dimasukkan akan dikeluarkan pada Q7 setelah delapan pulsa *clock*. Kaki 7 dihubungkan ke GND dan kaki 14 dihubungkan ke +5V. Susunan kaki IC 74LS164 dapat dilihat dalam Gambar 4.1.



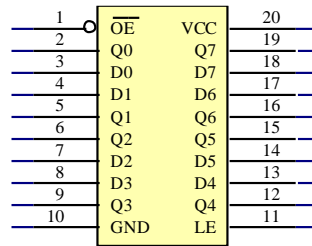
Gambar 1.1 Susunan Kaki IC 74LS164

IC 74LS165 merupakan register geser 8-bit *serial/parallel-in, serial-out*. IC ini mempunyai kaki masukan seri SER dan 8 masukan paralel yaitu P0 – P7 serta 2 luaran serial Q7 dan komplementnya $\overline{Q7}$ yang merupakan luaran flip-flop paling kanan. Untuk memasukkan 8 bit masukan secara paralel, kaki \overline{PL} harus berlogika LOW. Selain itu terdapat 2 masukan *clock*, yaitu CLK1 yang dipicu pada tepi positif untuk menggeser bit data 1 posisi ke kanan dan CLK2 yang merupakan *clock enable* aktif-LOW untuk memulai/menghentikan operasi geser dengan meng-*enable* atau men-*disable clock*. Kaki 8 dihubungkan ke GND dan kaki 16 dihubungkan ke +5V. Susunan kaki IC 74LS165 dapat dilihat dalam Gambar 4.2.



Gambar 1.2 Susunan Kaki IC 74LS165

IC 74LS373 merupakan *latch* oktal yang terdiri dari 8 D-flip-flop dan 8 *buffer* (penyangga) *tri-state* yang digunakan untuk menahan data 8-bit. Komponen ini mempunyai 8 masukan, yaitu D0 – D7 dan 8 luaran, yaitu Q0 – Q7. Selain itu ada juga masukan LE (*latch enable* - aktif-HIGH) yang dihubungkan dengan masukan clock flip-flop dan masukan \overline{OE} (*output enable* - aktif-LOW) untuk mengijinkan *buffer tri-state* agar mengeluarkan data pada luaran. Kaki 10 dihubungkan ke GND dan kaki 20 dihubungkan ke +5V. Susunan kaki IC 74LS373 dapat dilihat dalam Gambar 4.3.



Gambar 1.3 Susunan Kaki IC 74LS373

D. Lembar Praktikum

1. Alat dan Bahan

IC 74164	1 buah
IC 74165	1 buah
IC 7414	1 buah
IC 74373	1 buah
Resistor 10K Ω	9 buah
Resistor 220 Ω	8 buah
Resistor 100 Ω	1 buah
Kapasitor 0,47 μ F	1 buah
LED	8 buah
Project Board	1 buah
Power Supply DC	1 buah
Pinset	1 buah
Dipswitch	1 buah
Push Button	1 buah
Multimeter	1 buah
Jumper	secukupnya

2. Kesehatan dan Keselamatan kerja

- (a) Periksa kelengkapan alat dan bahan sebelum digunakan.
- (b) Pelajari dan pahami petunjuk praktikum pada lembar kegiatan praktikum.
- (c) Pastikan tegangan keluaran catu daya sesuai yang dibutuhkan.
- (d) Sebelum catu daya dihidupkan hubungi dosen pendamping untuk mengecek kebenaran rangkaian.
- (e) Yakinkan tempat anda aman dari sengatan listrik.
- (f) Hati-hati dalam penggunaan peralatan praktikum !

Jobsheet TEUM

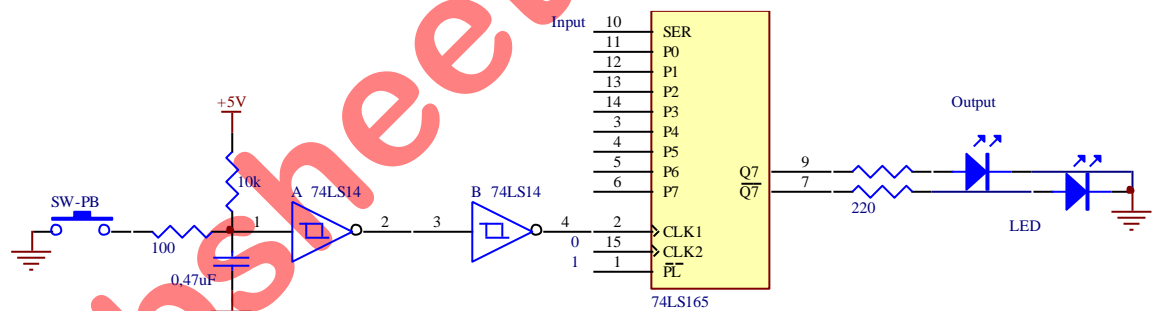
3. Langkah percobaan 1

1. Rakitlah rangkaian seperti Gambar 1.4 pada *project board*. Hubungkan kaki SER pada luaran rangkaian DIPSWITCH.
2. Ukur catu daya DC sebesar +5V. Matikan catu daya dan hubungkan ke rangkaian.
3. Hidupkan catu daya. Cek luaran rangkaian DIPSWITCH, catat sisi saklar ke sebelah mana yang mengeluarkan tegangan +5V (logika 1) serta tegangan 0V (logika 0). Matikan catu daya.

Catatan: - LED nyala berarti logika 1 dan LED mati berarti logika 0.

- Kondisi luaran rangkaian *push button*:

1 jika dilepas, 0 jika ditekan, ↓ saat ditekan, ↑ saat dilepas

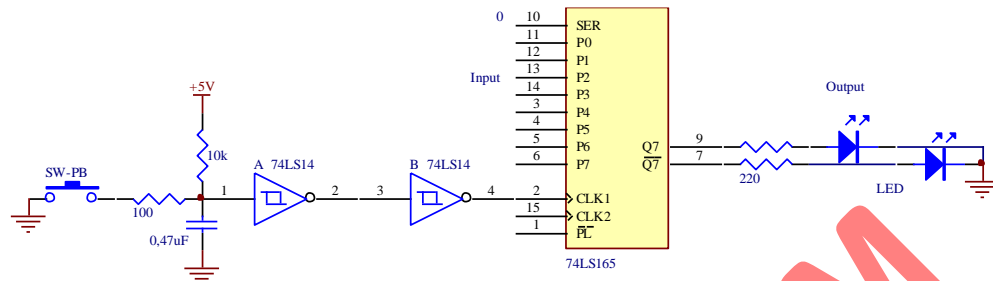


Gambar 1.4 Rangkaian untuk Percobaan Register Geser SISO

4. Beri logika 0 pada kaki CLK2 dan logika 1 pada kaki \overline{PL} dan hidupkan catu daya.
5. Beri logika 1 pada kaki SER, tekan *push button*, dan catat kondisi LED pada kaki Q7 dan $\overline{Q7}$ pada baris pertama Tabel 4.1.
6. Ulangi langkah 5 sesuai dengan logika lain seperti yang tertera dalam Tabel 4.1 untuk baris 2 dan seterusnya.

4. Langkah Percobaan 2

1. Rakitlah rangkaian seperti Gambar 1.5 pada *project board*. Hubungkan kaki P0 – P7 pada luaran rangkaian DIPSWITCH.



Gambar 1.5 Rangkaian untuk Percobaan Register Geser PISO

2. Ukur catu daya DC sebesar +5V. Matikan catu daya dan hubungkan ke rangkaian.
3. Hidupkan catu daya. Cek luaran rangkaian DIPSWITCH, catat sisi saklar ke sebelah mana yang mengeluarkan tegangan +5V (logika 1) serta tegangan 0V (logika 0). Matikan catu daya.

Catatan: - LED nyala berarti logika 1 dan LED mati berarti logika 0.

- Kondisi luaran rangkaian *push button*:

1 jika dilepas, 0 jika ditekan, ↓ saat ditekan,
↑ saat dilepas

4. Beri logika 0 pada kaki SER dan hidupkan catu daya.
5. Beri logika 0 pada kaki P0 – P7, logika 1 pada kaki \overline{PL} dan CLK2.

Tekan *push button*, dan catat kondisi LED pada kaki Q7 dan $\overline{Q7}$ pada baris pertama Tabel 4.2.

6. Beri logika 10101011 pada kaki P0P1P2P3P4P5P6P7, logika 1 pada kaki CLK2 dan logika 0 pada kaki \overline{PL} . Catat kondisi LED pada kaki Q7 dan $\overline{Q7}$ pada baris kedua Tabel 4.2.

7. Ulangi langkah 5 sesuai dengan kombinasi logika lain seperti yang tertera dalam Tabel 4.2 untuk baris 3 dan seterusnya.

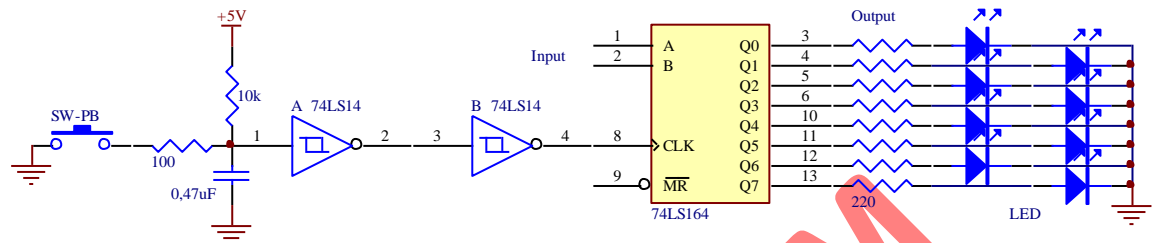
DATA HASIL PERCOBAAN

Tabel 1.2 Data Hasil Percobaan Register Geser PISO

MASUKAN											LUARAN	
P0	P1	P2	P3	P4	P5	P6	P7	$\overline{P_L}$	CLK2	CLK1	Q7	$\overline{Q_7}$
0	0	0	0	0	0	0	0	1	1	↑		
1	0	1	0	1	0	1	1	0	1	X		
0	0	0	0	0	0	0	0	0	1	↑		
0	0	0	0	0	0	0	0	1	1	↑		
0	0	0	0	0	0	0	0	1	1	↑		
0	0	0	0	0	0	0	0	1	1	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		
0	0	0	0	0	0	0	0	1	0	↑		

5. Langkah Percobaan 3

1. Rakitlah rangkaian seperti Gambar 1.6 pada *project board*. Hubungkan kaki A, B dan $\overline{\text{MR}}$ pada luaran rangkaian DIPSWITCH.



Gambar 1.6 Rangkaian untuk Percobaan Register Geser SIPO

2. Ukur catu daya DC sebesar +5V. Matikan catu daya dan hubungkan ke rangkaian.
3. Hidupkan catu daya. Cek luaran rangkaian DIPSWITCH, catat sisi saklar ke sebelah mana yang mengeluarkan tegangan +5V (logika 1) serta tegangan 0V (logika 0). Matikan catu daya.

Catatan: - LED nyala berarti logika 1 dan LED mati berarti logika 0.

- Kondisi luaran rangkaian *push button*:

1 jika dilepas, 0 jika ditekan, ↓ saat ditekan,

↑ saat dilepas

4. Beri logika 1 dan 0 pada kaki A dan B, logika 1 pada kaki $\overline{\text{MR}}$. Biarkan *push button* dalam kondisi tidak ditekan, dan catat kondisi LED pada kaki Q0 – Q7 pada baris pertama Tabel 4.3.
5. Ulangi langkah 4 sesuai dengan kombinasi logika lain seperti yang tertera dalam Tabel 4.3 untuk baris 2 dan seterusnya.

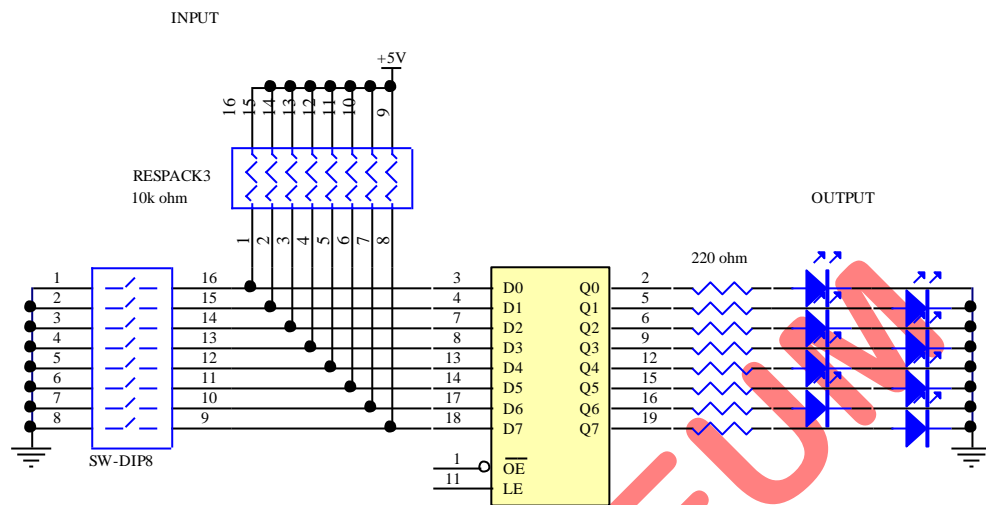
DATA HASIL PERCOBAAN

Tabel 1.3 Data Hasil Percobaan Register Geser SIPO

MASUKAN				LUARAN							
A	B	\overline{MR}	CLK	Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7
1	0	1	1								
1	0	0	1								
1	0	1	1								
1	0	1	↑								
1	0	1	↑								
0	1	1	↑								
0	1	1	↑								
1	1	1	↑								
1	1	1	↑								
0	1	1	↑								
1	1	1	↑								
0	1	1	↑								
0	1	1	↑								
0	1	1	↑								
0	1	0	X								
0	1	1	↑								
0	1	1	↑								
0	1	1	↑								

6. Langkah Percobaan 4

1. Rakitlah rangkaian seperti Gambar 1.7 pada *project board*.



Gambar 1.7 Rangkaian untuk Percobaan Register Geser PIPO

2. Ukur catu daya DC sebesar +5V. Matikan catu daya dan hubungkan catu daya ke rangkaian.

Catatan: - Logika 1 diperoleh dengan menghubungkan pada +5V sedangkan logika 0 diperoleh dengan menghubungkan pada GND.

- LED nyala berarti logika 1 dan LED mati berarti logika 0.
3. Cek kondisi saklar, catat arah *switch* untuk menunjukkan logika 0 dan 1.
 4. Hidupkan catu daya.
 5. Beri logika 0 pada kaki \overline{OE} .
 6. Beri logika 1 pada kaki LE, beri logika 01100000 pada masukan D0–D7 dan catat logika luaran Q0–Y7 dalam Tabel 4.4 baris 1.
 7. Beri logika 0 pada kaki LE, beri logika 10011111 pada masukan D0–D7 dan catat logika luaran Q0–Q7 dalam Tabel 4.4 baris 2.

8. Ulangi langkah 6 dan 7 untuk kombinasi logika lain seperti yang tertera dalam Tabel 4.4 untuk baris 3 - 10.
9. Beri logika 1 pada kaki \overline{OE}
10. Beri logika sembarang (0 atau 1) pada masukan D0–D7 dan kaki LE, serta catat luaran Q0–Q7 (dengan LED) pada baris 11 Tabel 4.4.
11. Cek luaran Q0–Q7 dengan *logic probe* dan catat hasilnya dalam baris terakhir Tabel 4.4.

DATA HASIL PERCOBAAN

Tabel 1.4 Data Hasil Percobaan Register Geser PIPO

MASUKAN										LUARAN							
\overline{OE}	LE	D0	D1	D2	D3	D4	D5	D6	D7	Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7
0	1	0	1	1	0	0	0	0	0								
0	0	1	0	0	1	1	1	1	1								
0	1	1	0	1	0	0	0	0	0								
0	0	0	1	0	1	1	0	1	0								
0	1	1	1	1	0	0	0	0	0								
0	0	0	0	0	1	0	0	0	1								
0	1	1	0	0	0	1	1	1	1								
0	0	1	0	0	0	1	0	0	0								
0	1	1	1	1	1	1	1	1	1								
0	0	0	0	0	0	0	0	0	0								
1																	
1																	

TUGAS

1. Tuliskan tabel fungsi IC 74LS164, 74LS165, dan 74LS373 beserta penjelasan tentang prinsip kerjanya.
2. Jelaskan tentang *ring-shift counter* dan *Johnson-shift counter* beserta operasi kerjanya.
3. Sebutkan jenis-jenis *latch* berdasarkan pemicuannya dan jelaskan perbedaan diantara jenis-jenis tersebut. Berikan contoh untuk masing-masing *latch* tersebut.
4. Desain pengonversi serial ke paralel 16-bit.

